

計算機構成用語集カタカナ編

ITの世界は特殊用語に満ちている。わからない言葉が出てくる度に、「全然わかんねー」「なにしゃべってやがるんだ」と言って切れていると情報工学科で生きていけない。

では、どうするか？

①すぐ聞く(教員にでも周囲にでも)

②格好悪くて聞けない場合は、知っているふりをしてフィーリングで想像して会話を続行し、後で調べる

計算機構成の授業においては、一番よいのは①である。しかし、②も時にあり得る(ふんが自身も②を使うことが結構ある)。調べる時に、この用語集が便利だと思う。

この用語集は授業で使われるローカルな使い方を示している。Wikipediaに出てるのと違うぞ、と言って激怒のメールなどをよこさないでください。

アキュムレータ	accumulator	CPUのレジスタの一種で、結果が格納され、次の計算に利用されるもの。これしかもないコンピュータをアキュムレータマシンと呼ぶ
アセンブラ	assembler	機械語に対応する命令を人が見て分かり易い形(アセンブリ言語)で書いたプログラムを機械語に変換するプログラムのこと。俗にアセンブリ言語で書いたプログラムのことをアセンブラとも言う。
アドレッシングモード	addressing mode	命令中のオペランドから実効アドレスを得るための方法。POCOはレジスタ間接指定しかないが、直接指定、ディスプレースメント付きレジスタ間接指定、インデックス修飾、メモリ間接指定など様々な方法がある
イミディエイト命令	immediate operation	命令のオペランド中に計算を行う値を直接書く方法。直値、即値とも呼ばれる
インストラクション	instruction	コンピュータの命令のこと
インストラクションレジスタ	instruction register	命令メモリから取ってきた命令を格納しておくレジスタ。1サイクル実装では不要である。
オペコード	OP-code (operation code)	コンピュータの命令コードの中で、命令機能を表す部分。オペレーションコードの略。オペコードと呼ぶこともある
オペランド	operand	コンピュータの命令コードの中で操作対象を表す部分。

機械語	machine code	コンピュータが実行する命令を1と0でそのままの形で表したものの
キャッシュ	cache	良く用いるデータや命令を格納しておく小規模な高速メモリ
組み込みプロセッサ	embedded processor	テレビ、ビデオ、家電、車などに組み込まれて使われるコンピュータ。必要な処理に特化した性能、コスト、消費電力が重要視される。
固定小数	fixed point	コンピュータの数の表現の一つで、小数点を通常最上位に置いて、-1から1までの範囲の数を表す。信号処理などで用いる。
コンパイラ	compiler	高級言語で記述されたプログラムを機械語に変換するプログラム

サーバー	server	ネットワーク経由で計算やファイルの記憶のために共同利用するコンピュータ、webサーバー、ファイルサーバー
サブルーチンコール	subroutine call	決まった処理を行うプログラム(サブルーチン)を呼び出すこと。このための命令は戻り番地を保存してからジャンプする必要がある。POCOではJAL (Jump And Link)命令である。
算術シフト	arithmetic shift	符号ビットを保存してビットをずらす操作。通常のコンピュータは右シフトのみを持ち、負の数の場合は1が右に詰まり正の数では0が詰まる。
実効アドレス	effective address	実際に読み書きされるメモリのアドレス。オペランド中の指定からアドレッシングモードに応じて変換される。
ジャンプ命令	jump	オペランドで指定された番地にプログラムカウンタを変更し、プログラムの流れを変える命令。通常判断を含まない。POCOではJMP。
主記憶	main memory	コンピュータのメモリで、物理アドレスに直接対応するもの。通常、DRAM(Dynamic RAM)で構成される。
シミュレーション	simulation	動作を模擬すること。計算機構成では論理シミュレーションを行い、コンピュータの動作を理解する。
スタック	stack	先に入れたデータが後に出てくる記憶構造。入れる操作をプッシュ、取り出す操作をポップと呼ぶ。多くのコンピュータでは、主記憶上のスタックを実現し、サブルーチンコール時にレジスタを退避するのに利用する。
スタックマシン	stack machine	スタックのトップとその次の間で演算することから、オペランド数が0として分類されるコンピュータ。性能向上が難しく、1980年代後半に絶滅した。

スーパーコンピュータ	supercomputer	主として科学技術用演算の高速化を目標に開発された大型のコンピュータ。巨額な開発費用が必要なため、国が中心に開発する場合が多い。
スーパースカラ	superscalar	複数の命令を同時に発行し、これをハードウェアで管理するCPUの構成方式。命令発行順に処理する静的な方式と順番を入れ替え可能な動的な方式がある
スーパーパイプライン	superpipeline	基本の5段よりも多数のステージのパイプラインを構成することで性能向上を狙うCPUの構成方式
セットアソシアティブ	set-associative	主記憶とキャッシュのアドレス対応方式の一つで、いくつかのwayに分かれた複数のセット単位に対応付けを行う。多くは2-wayから8-way
ゼロ拡張	zero-extension	コンピュータ内部で数の幅を増やす場合に、符号を考えずに単純に0を埋めて増やす方式
即値	immediate	命令コードの中の数字を直接演算に用いる方式、直値、イミディエイトとも呼ぶ
ソースオペランド(レジスタ)	source operand(register)	命令コード中のオペランドのうち、計算する数字を入れておくところ。レジスタの場合はソースレジスタと呼ぶ。計算後でも値が変化しない。

ダイレクトマップ	direct map	主記憶とキャッシュのアドレス対応方式の一つで、主記憶上のブロックに対してキャッシュ上のブロックを順番に割り付けて、割付終わったら再び最初から行う方法。
直値	Immediate	演算に使われる数を入れておく、命令のフィールド、即値ともいう。
遅延分岐	delayed branch	分岐ハザードによるパイプラインストールを避けるため、数命令分遅れて分岐する分岐命令
ディスク	disk	データの記憶を行う磁性体の円盤。補助記憶として使われ、ファイルシステム、仮想記憶の媒体として使われる。アクセスには数m秒を要する。
ディスティネーションオペランド(レジスタ)	destination operand(register)	命令フィールドの中で、計算結果が入るオペランド(レジスタ)。cf.ソースオペランド
デコード	decode	コンピュータでは命令デコードを指すことが多く、命令を識別して制御信号を発生する操作を指して呼ぶ。
テストベンチ	testbench	シミュレーションを行うための指示を書いたファイル。論理合成することはできない。
デスクトップ	desktop	机に設置して使うコンピュータ。一般的なPCを指して呼ぶ。性能価格比、応答性能、グラフィック性能が重要である。

データメモリ、データキャッシュ	Data Memory, Data Cache	データを格納しているメモリとそのキャッシュ、読み書き可能にしておかなければならない。
データセンター	Data Center	巨大なデータとこれに対する要求を処理する大規模なサーバーを備えるセンター。Google, Amazon, Yahooなどのデータセンターが有名。クラウドコンピューティングを行う
データセレクタ	Data Selector	複数の入力から一つの出力を選ぶハードウェア、マルチプレクサとも呼ぶ。
デファクトスタンダード	Defact Standard	始めから標準にしようとしていたのではないが、多くの人に使われているうちに、自然に標準化されてできた規格のこと。Verilog HDLはデファクトスタンダードである。

ニーモニック	Neumonic	主として機械語のオPCODEを人にとって読み易い形に変換したもの
バイナリ	Binary	2進数のこと。機械語を指してこう呼ぶ場合がある。
バイナリ変換	Binary Translation	機械語対機械語で変換を行うこと。Intel系のCPUは、x86命令セットをバイナリ変換して内部実行用の μ codeを生成している
パイプライン処理	Pipeline processing	処理を複数の段階(ステージ)に分け、あるステージの処理が終わらないうちに、次のステージの処理を開始し、全体を流れ作業で実行する方法。CPUの高速化に用いる。
パイプラインストール	Pipeline Stall	主にパイプラインハザードが原因で、パイプライン処理がスムーズに実行できなくなること。性能の低下を招く。
パイプラインハザード	Pipeline Hazard	パイプラインがうまく流れなくなる危険性のこと。資源の不足から生じる構造ハザード、データ依存性から生ずるデータハザード、制御命令により生じる制御ハザードがある。

分岐命令	Branch Instruction	ある条件が成り立つ場合に、プログラムカウンタを変更してプログラムの流れを変える命令。成り立たない場合は、次の命令を実行する。
分岐予測	Branch Prediction	分岐が成立するかどうかを予測する方法。2ビット予測法、トーナメント法などが用いられる。
補助記憶	Secondary Memory	記憶階層の中で、主記憶の次に位置する通常は不揮発のメモリ。主記憶が不足した場合の記憶やファイルシステムに用いられる。ディスクが用いられる場合が多いが、最近はフラッシュメモリを用いる場合もある。

符号拡張	Sign Extension	2の補数形式の整数の桁数を増やす場合に、符号ビットを埋めてやることで、符号を保って行う方法。
浮動小数	Floating Point	仮数部と指数部に分けて数表現する方法。2進数ではIEEE標準フォーマットが多く用いられ、32ビットの単精度と64ビットの倍精度がある。
ファンクションコード	Function Code	命令中の機能を表すコード。POCOではR型命令の下位5ビットがこれに相当する。
フォワーディング	Forwarding	パイプライン処理においてデータハザードの被害を減らすため、計算した値を後の段でレジスタファイルに書き込む前の段階で、前の段に横流しすること。Bypassingとも呼ぶ。
フラッシュメモリ	Flush Memory	不揮発性の電氣的消去可能なメモリの一種で、ブロック単位でデータを消去することで、大容量の記憶を実現している。
フルアソシアティブ	Full Associative	キャッシュの割付方法の一つで、主記憶中のブロックをキャッシュの任意の位置に割り付けることができる。コストが大きいことから特殊な用途に限られる。
プログラムカウンタ	Program Counter	命令メモリ中で実行している命令のアドレスを保持するレジスタ。
プログラムカウンタ相対指定	PC relative	プログラムカウンタの位置(+1)を起点として相対的に分岐命令のとび先を指定する方法。プログラムが再配置可能(リロケータブル)になる。

マイクロプロセッサ	Mincroprocessor	LSIチップ上に実装されたCPUとキャッシュなどのコンピュータの主要部
マルチスレッド	Multithread	プログラムの流れ(スレッド)を複数実行することにより、資源の有効活用を実現する方法。クロック毎にスレッドを切り替える方法を細粒度マルチスレッドと呼び、複数命令発行のプロセッサで、複数のスレッドの命令を自由に発行できる方法を同時マルチスレッディング(Simultaneous MultiThreading: SMT)と呼ぶ。
マルチプレクサ	Multiplexor	複数の入力から一つを選んで出力するハードウェア、データセレクタとも呼ばれる。
マルチコア	Multi-core	数個のCPUおよびキャッシュを1チップに搭載したマルチプロセッサ
マルチプロセッサ	Multiprocessor	複数のCPUおよびキャッシュが共有メモリを介して接続される並列計算機
ミスヒット	Miss-hit	アクセスしたデータ(命令)がキャッシュ上に存在しないこと
命令セットアーキテクチャ	Instruction Set Architecture	コンピュータの命令の仕様の定義で、ハードウェアとソフトウェアのインタフェースとして重要である。
メインフレーム	Main-frame	コンピュータの初期に用いられた大型計算機
メインメモリ	Main-memory	主記憶、記憶階層でCPUからのアドレスの最終的なあて先となるメモリ

命令	Instruction/operation	CPUの実行する内容と対象に対する指示。2進数の形で表されるものを機械語と呼ぶ。
命令実行	Instruction Execution	命令の指示する操作を実行すること
命令デコード	Instruction Decode	命令実行のために、フェッチしてきた命令の内容に応じた制御信号を発生すること
命令フェッチ	Instruction Fetch	プログラムカウンタの示す命令メモリのアドレスから、命令を読み出してCPU内にとってくること
命令メモリ、命令キャッシュ	Instruction Memory/Cache	命令を格納しておくメモリとキャッシュ
命令レジスタ	Instruction Register	フェッチしてきた命令を保持しておくレジスタ
メモリ	Memory	命令、データを記憶しておく装置
メモリーメモリ型	Memory-memory architecture	オペランドの全てにメモリ中のデータを指定することができる汎用レジスタマシンの構成法、CISC(Complex Instruction Set Computer)と呼ばれる場合がある。DEC社のVAX-11を代表とし、70年代後半から80年代前半にミニコンピュータ、スーパーミニコンピュータに良く用いられたが、RISCに比べて性能価格比が悪く、90年代に絶滅した。
メニーコア	Many Core	多数のコア(CPUとキャッシュの一組)を搭載したLSIを指す。GPUなどもメニーコアと呼ばれる
容量ミス	Capacity Miss	キャッシュが容量不足が原因でミスをする事

ライトスルー	Write Through	キャッシュに書き込んだデータをそのまま主記憶(上位レベルのキャッシュ)に書き込む方式
ライトバック	Write Back	キャッシュに書き込んだデータをキャッシュ上に留めておき、ブロックの置き換え時に主記憶(上位レベルのキャッシュ)に書き戻す方式
リプレイス	Replace	キャッシュミスの際にキャッシュブロックを入れ替えてアクセス対象のデータをキャッシュ内に入れること。
例外処理	Exception	I/Oからの割り込み、ページフォルト、アドレスエラー、未定義命令、オーバフローなどが原因でプログラムの実行が中断されて、実行される処理
レジスタ	Register	CPU内にデータを記憶しておく場所
レジスタファイル	Register File	汎用レジスタマシンにおいて、一定数のレジスタをまとめて実装するハードウェアモジュール
レジスタ間接指定	Register Indirect	レジスタの内容が示すアドレスを実効アドレスとしてメモリをアクセスすること
レジスタフェッチ	Register Fetch	CPUの実行時にレジスタファイルからレジスタを読み出すこと
レジスターメモリ型	Register-Memory Architecture	汎用レジスタマシンのオペランドのうちの1箇所にメモリのアドレスの指定を許す命令セットの構成法。IntelのIA32(x86アーキテクチャ)や多くのメインフレームがこれに相当する。
レジスターレジスタ型	Register-Register Architecture	汎用レジスタマシンのオペランドにメモリのアドレスの指定を許さない命令セットの構成法。load-store architecture, RISC(Reduced Instruction Set Computer)とも呼ぶ。ARMをはじめとする最近のアーキテクチャのほとんど