

# Case文

case (信号、レジスタ)

値1: 文1

値2: 文2

...

default: 文n

endcase

( )内に書いた信号、レジスタの値が  
値1ならば文1、値2ならば文2、、、どれでも  
なければ文nが実行される

# Case文の制約

- if文同様、always文の中にだけ書くことができる。
- このため文に書けるのはレジスタへの値の書きこみのみ
  - なぜか？レジスタは値が記憶できるので、全ての条件が尽くされなくても中身が確定するから
- C言語のswitch文に似ている。(Pascalのcase文に準拠している)
- 状態遷移図の記述に便利

## レジスタファイの記述例

```
always @(posedge clk) begin
    if(we)
        case(cadr)
            0: r0 <= c;    1: r1 <= c;
            2: r2 <= c;    3: r3 <= c;
            4: r4 <= c;    5: r5 <= c;
            6: r6 <= c;
            default: r7 <= c;
        endcase
    end
```