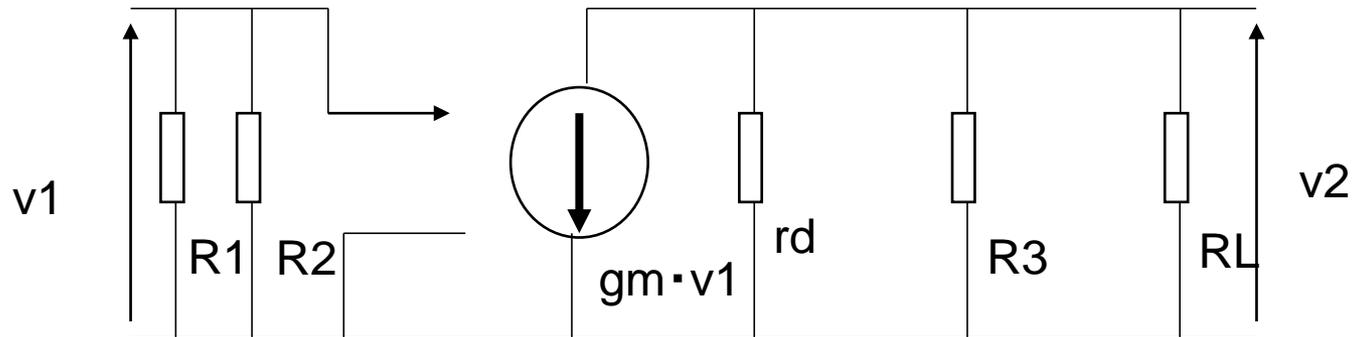


問1, 2



$$r_d // R_3 // R_L = 1 / (1/100 + 1/20 + 1/20) = 9.09 \text{ K}\Omega$$

$$v_2 = -8 \times 9.09 = -72.7$$

R1, R2, R4は電圧増幅率とは関係ない

マイナスは付けなくてもいい

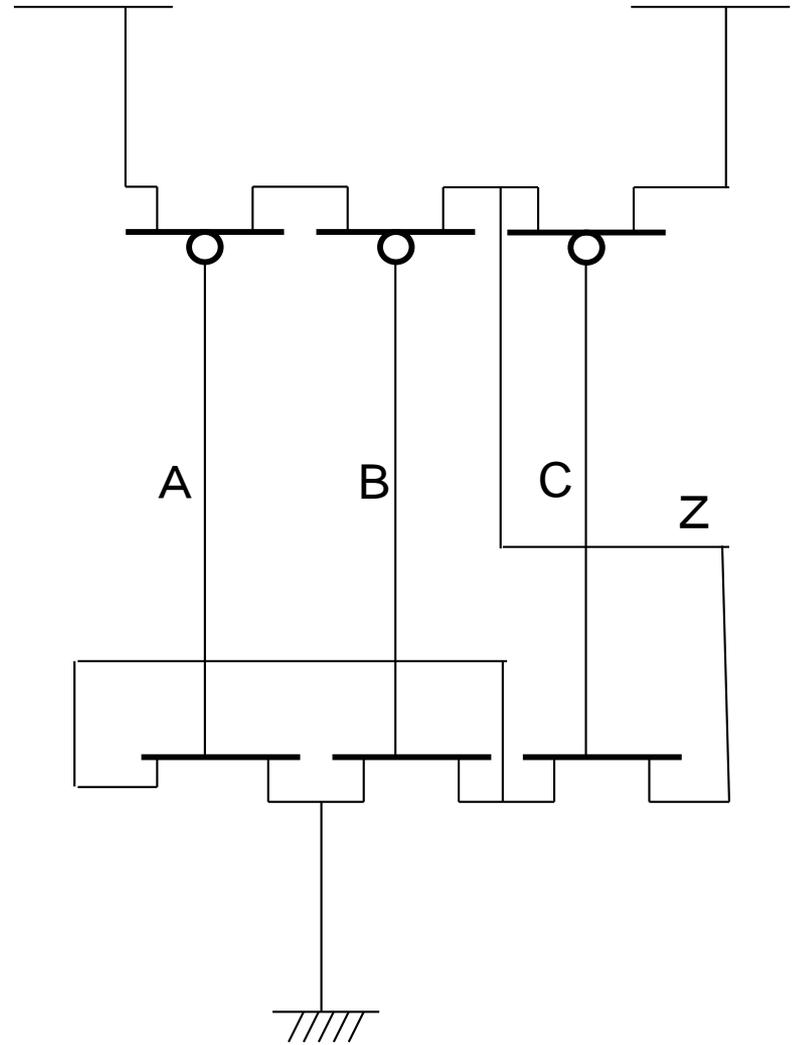
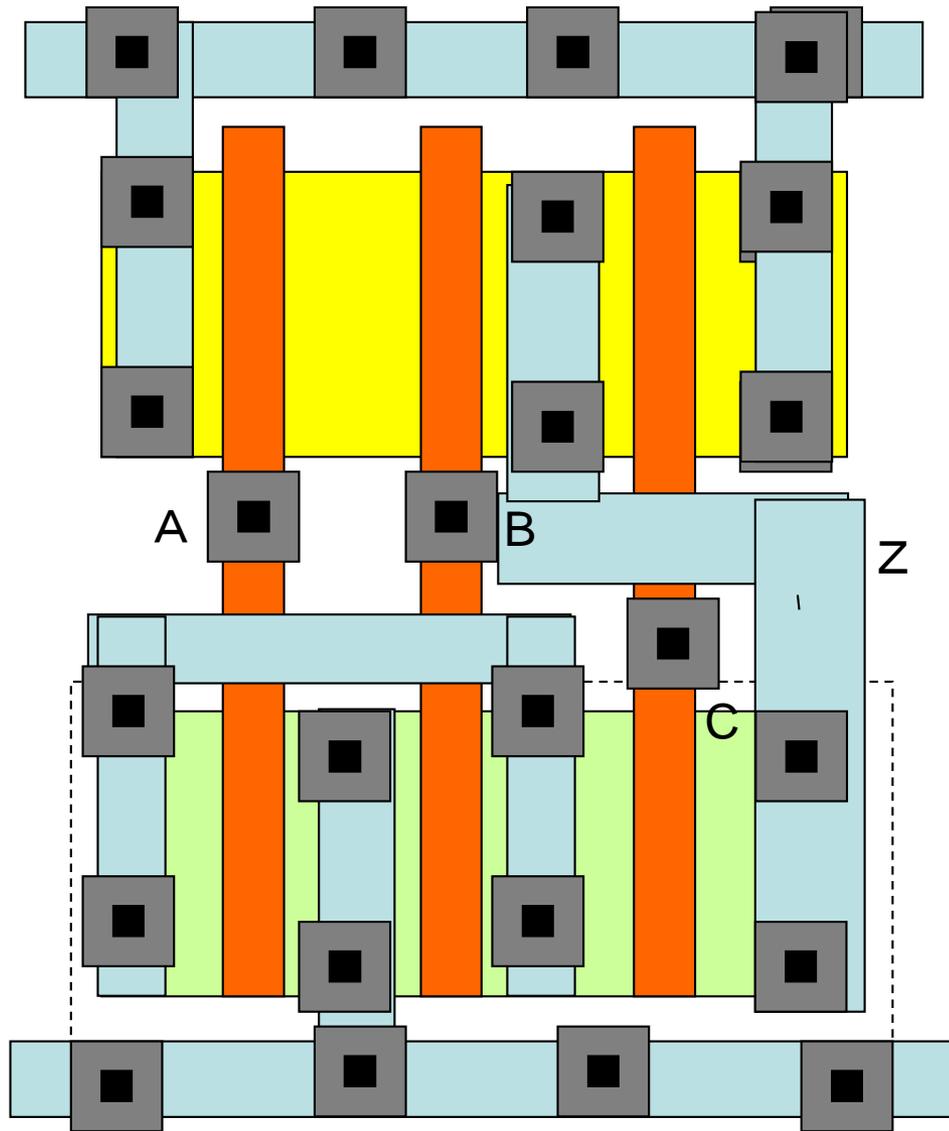
トランジスタの等価回路を描いた人はもちろん減点

問3

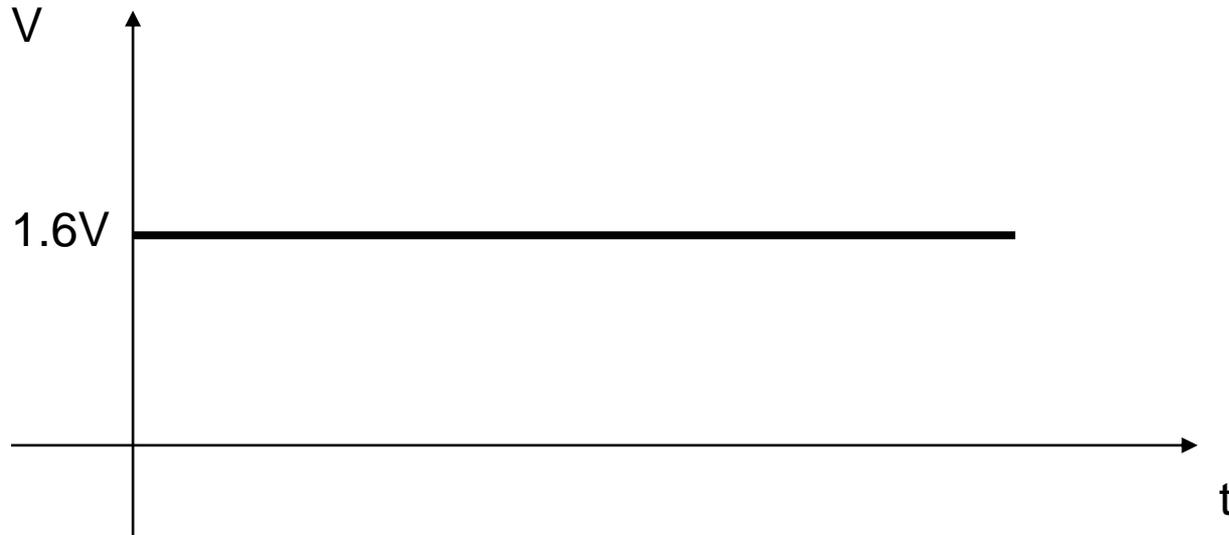
- $$\begin{aligned} V_2 &= - (V_1/R_1 + V_2/R_2) \times R_f \\ &= - (V_1/20 + V_2/40) \times 100 \\ &= -(5V_1 + 2.5V_2) \end{aligned}$$

問4 (A+B)·C

問5



問6



問7 CMOSの場合、 V_{OH} はほぼ V_{DD} 、 V_{OL} はほぼGNDである。一方、スレッショルドレベルは $V_{DD}/2$ であり、 V_{IH} 、 V_{IL} は電源電圧が一定以上ならば、 $V_{DD}/2$ との差は変わらない。このため、電源減圧が上がると、ノイズマージンは大きくなる

問8 $1/(15+5+5+3)=35.7\text{MHz}$

問9 DRAMは、コンデンサに電荷が溜まっているかどうかで記憶をするので、1ビットあたり1個のトランジスタで済み、ビット当たりの必要面積が小さいため

問10 特殊なプロセスを必要とせず、通常のCMOSプロセスで作ることができるから。