

情報工学科 教授 天野 英晴

略歴

- 1985年 慶應義塾大学理工学部 電気工学科 助手
- 1986年 慶應義塾大学理工学研究科 博士課程修了 工学博士
- 1988年 慶應義塾大学理工学部 電気工学科 専任講師
- 1989年 Stanford 大学 CSL Visiting Assistant Professor
- 1990年 慶應義塾大学理工学部 電気工学科 助教授
- 2001年 慶應義塾大学理工学部 情報工学科 教授、現在に至る

研究歴、システム開発歴

- 1980年 電気工学科 相磯秀夫教授の元で計算機アーキテクチャの研究をはじめ。一般疎行列専用計算機 (SM) 2 が 1983 年 International conference on computer architecture (ISCA) に採録されたのが初めての国際学会。(SM) 2-2 は、スヌープキャッシュに類似した同期機構をもつ共有メモリを持った並列計算機で 1985 年の ISCA で発表され、1987 年に日本で開かれた ISCA で実機のデモンストレーションを行った。この実機は 68000 を CPU として、SONY の好意で開発した ASIC を搭載し、20 ノードで動作した。
- 1987年 さらにキャッシュと同期機構を発展させた ATTEMPT-0 の開発を行う。68030 を CPU とし、16 ノードで動作した。
- 1989年 Stanford 大学に Visiting Assistant Professor として留学し、Prof. Tobagi の元で高速スイッチ用チップの開発を行う。
- 1990年 帰国し、Stanford 大学での経験を生かして高速スイッチ SSS-MIN を提案し、川崎製鉄の協力で TBSF チップを開発し、動作に成功させた。
- 1991年 開発した TBSF チップを用いた MIN 結合型マルチプロセッサプロトタイプ SNAIL を開発した。
- 1992年 仮想ハードウェア WASMII を提案し、Reconfigurable System の開発を開始。

- 1993年 文部省重点領域研究「超並列システム」に参加し、超並列計算機 JUMP-1 の開発に参加。
- 1994年 JUMP-1 用結合網 RDT を提案し、ルータチップの開発を開始、日立の協力でチップ開発に成功。
- 1995年 RDT ルータチップを用いて SUN の WS のクラスタである JUMP-1/3 を開発し、デモンストレーションを行う。
- 1996年 JUMP-1 の分散共有メモリコントローラ MBP-light の開発を開始。
- 1998年 東大、京大と共同で、東芝のプロセスを利用し MBP-light の開発に成功。JUMP-1 ボードの開発を開始。
- 1999年 JUMP-1 の 16 ノードでのシステムの稼動に成功。
- 2000年 JUMP-1 の 64 ノードでのシステムの稼動に成功。新情報処理開発機構の RHiNET プロジェクトに参加。高速スイッチの開発を開始。富士通のプロセスで開発に成功。
- 2001年 RHiNET プロジェクトの次期高速スイッチの開発に参加。日立のプロセスで世界最高速を達成。ネットワークコントローラチップ Martini の開発に参加。第 1 次試作。NEC のマルチコンテキストデバイス DRL を用いた Reconfigurable System のプロトタイプ FLEMING-2 の稼動に成功（写真 1）。



(写真 2) FLEMING-2

2002年 第2次試作を行い64ノードのプロトタイプ稼動に成功(写真2)。NECのマルチコンテキストデバイスDRPを用いた動的適応型ハードウェアの提案



(写真2) RHiNET-2

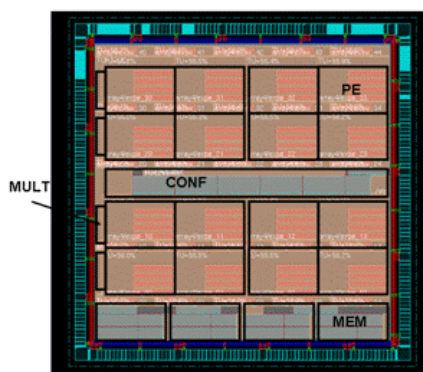
2003年 NECとの共同研究で、DRP-1を評価。コンテキストサイズとのトレードオフを検討。RHiNETの研究の後継として総務省プロジェクトで農工大、東芝などと共同でメモリスロット装着型ネットワークインタフェースDIMMnetの研究を開始。熊本大学末吉教授と共にリコンフィギャラブルシステム研究会を第2種研究会として立ち上げ。

2004年 情報処理学会アーキテクチャ研究会(ARC)の主査となる。研究会を楽しくするため、SWoPPの夜のセッション、デザインガイアのファニーアーキテクチャセッションなどを企画。研究は動的リコンフィギャラブルシステムを中心とし、NoC(Network on Chip)に範囲を広げる。

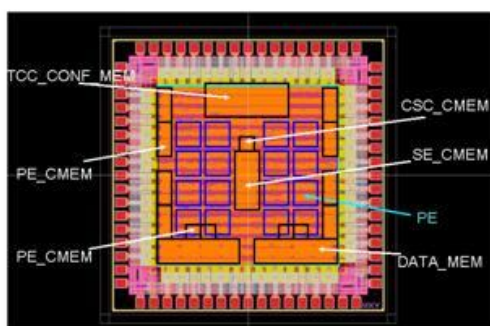
2005年 ARCの主査、ICPPのTrack Chair、12月の動的リコンフィギャラブルシステムの国際学会の企画等を行った。リコンフィギャラブルシステム研究会が第1種研究会として発足し、リコンフィギャラブルシステムのテキストを出版。

2006年 NECとの共同研究を続けると共に、今までの経験を基に独自の動的リコンフィギャラブルシステムのプロジェクトをスタート。このプロジェクトは、MuCCRA(Multi-Core Configurable Reconfigurable Architecture)といい、アプリケーションに適したマルチコアの動的リコンフィギャラブルプロセッサを自動生成することが目的。VDEC Rohm 0.18umのプロセスを用いてMuCCRA-1を設計、続けてVDEC 90nmのプロセスを用いてMuCCRA-2を設計実装した。この2種類のチップは、本格的な仮想ハードウェア機構を備えた初めての動的リコンフィギャラブルプロセッサである。東大の中村宏教授の主導するCRESTの省電力プロジェク

トに参加。 MuCCRA プロジェクトの成果を CREST プロジェクトに繋げて、省電力用の動的リコンフィギャラブルプロセッサに発展させる。また、CREST プロジェクトで細粒度パワーゲーティングを装備した MIPS プロセッサ Geysler を設計。リコンフィギャラブルシステム研究会の委員長。ヘネシー&パターソンのテキスト「コンピュータアーキテクチャ」の翻訳を農工大の中條先生、九大佐藤先生、東工大吉瀬先生と共に行った。



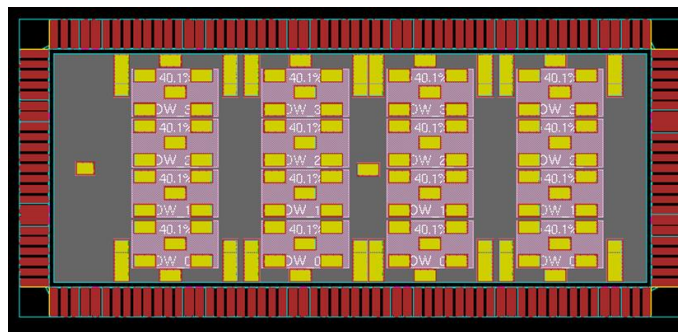
(写真 3) MuCCRA-1 のレイアウト



(写真 4) MuCCRA-2 のレイアウト

2007年 富士通 e-shuttle 65nm プロセスを用いた試作プロジェクトに参加。これを用いて動的リコンフィギャラブルプロセッサ MuCCRA-3 の開発、稼動に成功。実は

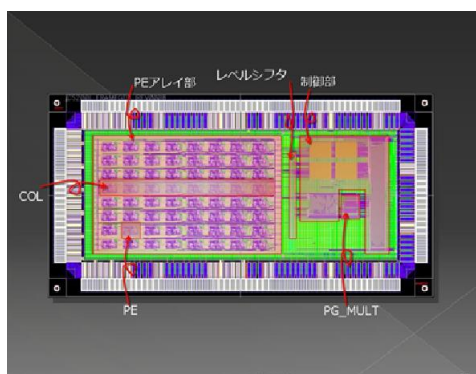
MuCCRA-1/2 はアプリケーションが動作する安定度ではなかったため、MuCCR-3 は初めてきちんとアプリが動作して、デモができる動的リコンフィギャラブルプロセッサとなった。ICFPT を北九州で開催。中村維男 GC Chair の元で、PC Chair として運営に当たった。



MuCCRA-3 のレイアウト

2008 年 芝浦工大宇佐美研と共同で開発した細粒度パワーゲーティングを用いたMIPS R3000 互換プロセッサ Geyser-0 を開発、稼動に成功。この辺は中村CRESTプロジェクトの共同研究の一貫である。リコンフ委員長を5月で岡山大の名古屋先生に譲って退任した。

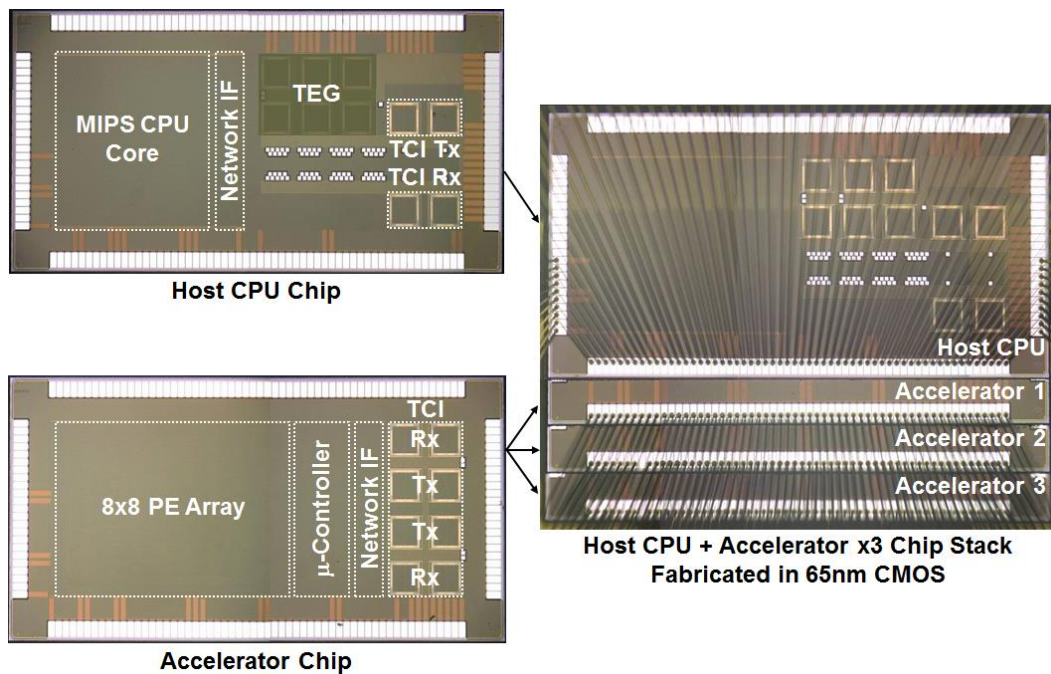
2009 年 電力消費を極限まで押さえるリコンフィギャラブルアクセラレータ Cool Mega Array (CMA-1)を e-shuttle 65nm プロセスで開発、後に2010年、FIB加工の末、稼動に成功。キャッシュを付けた Geyser-1 の開発、製造上の問題できちんと動作はしなかったが、一応評価が取れるレベルに動作する。



CMA-1 のレイアウト

2010年 黒田研の誘導結合でNoCを構成したCube-0をe-shuttle 65nmプロセスで開発、主としてチップの破損により稼動に失敗。新たなパワーゲーティング機構を備えたGeysler-3とCMAを誘導結合で接続するCube-1をe-shuttle 65nmプロセスで開発。2チップ同時テープアウトでへろへろになった。

2011年 CMAの改良版のCMA-2をルネサスエレクトロニクスの45nmプロセスで開発。Cube-1は通常のデジタル部分は動作し、農工大並木先生のお陰でGeysler-3ではLinuxが走る。これは快挙だが、Geysler-3のパワーゲーティング、誘導結合のNoC共に動作せず。かつて経験したことのない大失敗とってよかった。LEAPプロジェクトに参加し、新しいデバイスSOTBを用いて、車載用マイコンV850を設計。CPSYの委員長となり、関連国際学会と連携して国際化を進めた。

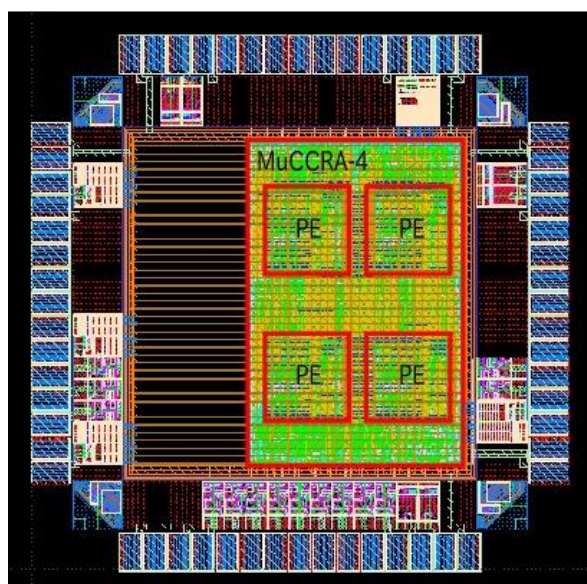


Cube-2の積層写真

2012年 もっとも苦戦した3次元積層マルチコアシステムの改造版のCube-2の動作について成功。パワーゲーティングが動かなかったのは、e-shuttleとの連絡不足で拡散層の分離がうまく行っていなかったため、誘導結合の方は、なんと、インダクタを巻く方向が逆だったためと判明した。2枚積層のCube-2は最初にICFPTで、その後、2013年にCoolChips, FPL, HotChipsでデモを行ってその快挙を宣伝した。V850、CMAのSOTB版

も動作した。CPSY の委員長として、関連国際学会の HEART、CANDAR, MCSoC の運営に加わった。HEART は Genral Chair を勤め沖縄で開催。F P G A 設計コンテスト相磯杯の Connect 6 は非常に盛り上がった。SAC SIS の国際学会化には失敗し、このため情報処理学会系との分裂を招いてしまった。

2013 年 科研費 S に採用され、ビルディングブロック型計算システムの研究を本格的にめるようになった。これに加えて CREST の筑波大学の TCA プロジェクト、LEAP の超低電力プロジェクト、NEDO のマーチングメモリなど多数のプロジェクトを抱え込んだため、パニック状態に陥った。これに加えて STARC で ST micro 28nm プロセスのチップを開発した。これは、チップが日本に到着したのが 2014 年の 8 月になってしまい、まだ評価ができていない。V850, CMA の SOTB 版は本格的に動作を開始した。ICFPT の Genral Chair をやった。京都で 12 月に開催され大成功だった。5 月に CPSY の委員長を電通大の吉永先生に交代した。



MuCCRA-4 のレイアウト

上記以外も学生主導のプロジェクトにより、並列計算機 ATTEMPT-1、三次元的構造をもつスイッチ PBSF、スイッチ用キャッシュー貫性機構 MINC チップ、これらを用いたマルチプロセッサ SNAIL-2、STARC の委託研究のコンパイラ主導型並列計算機 ASCA、バイオインフォマティクス用アクセラレータボード ReCSiP などの開発に加わった。

これらの研究により、高柳学術奨励賞、情報処理学会研究賞、情報処理学会ベストオーサー賞、情報処理学会論文賞（1994 年）、坂井記念特別賞、電子情報通信学会論文賞（2003

年)、情報処理学会論文賞(2007年)、情報処理学会論文賞(2011年:これはまっちゃん
が主役だなあ)、電子情報通信学会ソサイエティ功労賞(2014年)などを受賞している。

教育実績

設計しながらアーキテクチャを学ぶカリキュラムおよび実験システムの開発に従事、16
ビット RISC プロセッサ PICO を用いた教育体系を開発している。後にさらに簡単な POCO
にした。ハードウェア教育、専門分野の教育カリキュラムも開発しており、以下の著書は
全て教育用テキストである。「誰にもわかるデジタル回路」は5万部以上売り上げ、韓
国語に翻訳された。後に2014年にマンガ化された。リコンフィギャラブルシステム研究
会の総力を結集したテキストは、この分野の基本的文献として利用されている。ヘネシー
& パターソンのテキストは、2014年の第5版を監訳した。さらにウェスト&ハリスの
CMOS VLS 設計応用編の訳、ハリス&ハリスのデジタル回路設計とコンピュータアーキテ
クチャの訳もやっている。

末吉、天野 「リコンフィギャラブルシステム」 コロナ社

天野、西村 「作りながら学ぶコンピュータアーキテクチャ」 培風館

天野 「デジタル技術者のための電子回路」 コロナ社

天野 「並列コンピュータ」 昭晃堂

天野、武藤 「誰にもわかるデジタル回路」 オーム社

訳書 中條、天野、佐藤、吉瀬訳 ヘネシー&パターソン 「コンピュータアーキテク
チャ」 翔泳社

社会的活動

電子情報通信学会コンピュータシステム研究会幹事、情報処理学会論文誌編集委員会
HWG 主査等を務め、電子情報通信学会第2種研究会リコンフィギャラブルシステム研究会
を立ち上げ、その副委員長を務める。その後、情報処理学会アーキテクチャ研究会主査、
第一種に昇格したリコンフィギャラブルシステム研究会委員長を務める。次に電子情報通
信学会コンピュータシステム研究会 CPSY の副委員長、委員長を務める。この間多数の特
集号を企画する。ASP-DAC, Cool Chips, McSoC, CANDAR など国際学会の Program
Chair, Track Chair, Vice Chair, Steering Committing Member を務める。2007年
ICFPT の Program Chair を務め、2013年には General Chair を務める。HEART の創立者の

一人であり、2012年、2014年にはGeneral Chiarを務める。頼まれてやっている場合もあるものの、天野の社会的活動にはスパコン以外のコンピュータシステム研究のためのエコシステムの確立という確固たるポリシーがある（と本人は思っている）。FPGA設計コンテスト相磯杯は今までの設計コンテストと違って、対戦型で白黒が公平に着く点で画期的なコンテストである。なんとか少ない労力で回して行けるようにしたい。

研究室の特徴

1. アイディアを実証するために、なるべく実システムを開発して、評価する。チップを作成し、コンピュータシステムを動作させるという点では日本最強を誇る。過去において失敗がなかったわけではなく、MuCCRA-1/2, Cube-0/1では手痛い失敗を食らっているが、これはむしろ研究の一部である。失敗しないような実装は研究ではない。最終的には必ずデモができるシステムを稼働させ、研究成果を一流のジャーナル(IEEE Trans. IEEE MICRO など)に発表している。
2. 学生の自主性を尊重する。やるべき時までにはやるべきことをやればよい。良いアイデアにはできる限り資金を調達して援助する。
3. 得意分野をまず伸ばす。何か一つ特技があればできる限りそれを伸ばす。苦手分野の克服は後に回す。
4. 成果は国際的に発表すると共に、ジャーナルにして残す。年間10件程度の国際会議発表、5件程度の論文誌発表を行い、コンピュータシステム分野では発表件数でも日本最強である。また、日本の大学のコンピュータアーキテクチャ分野でIEEE Trans. に継続して論文を通してはわれわれの研究室（まっちゃん（松谷先生）のみ）のみである。ついでに自慢しておく、多分IEEE Trans. (Computer と Parallel and Distributed Systems を含め)、ISC, ICPP, FPL に一番数多くの論文を通しては我々である（数が多ければいいというものではないが、、）。