

バスの表現

- 信号線、データを束(バス)として表現する

input [15:0] a, b; 16bitの入力

wire [3:0] c; 4bitの信号線

reg [7:0] r0; 8bitのレジスタ

→ [MSB:LSB]で宣言

この授業ではLSBは0とする

本当は0じゃなくてもいいけど混乱する場合が多い

- バスの分離(ビット切り出し)

a[15] : 15bit目(符号ビット)

a[15:8] 15ビット目から8ビット目までの8ビット(上位8ビット)

バスの連結 { , }

```
wire [3:0] a,b,c;
```

```
wire d;
```

```
wire [7:0] x,y;
```

```
assign x = {a,b}; 4bitのバスを二つ連結して8bitにする。
```

```
assign y = {c,d,d,d,d}; 4bitに1bitを4つ連結して8bitにする。
```

{ }を使っていくつでもくっつけて一つのバスにできる。

連結を使ってバスの分割も可能

```
assign {a,b} = x; assign a=x[7:4]; assign b=x[3:0];と同じ
```

```
assign {a,d,d,d,d,b,c} = {x,y}; などと書くこともできる
```

読みやすいので良く使う→左右の幅の違いに注意

バスの幅が違ったら

```
wire [3:0] a,b,c;
```

```
wire d;
```

```
wire [7:0] x,y;
```

```
assign x = a; x[7:4]は0になる
```

```
assign {a,b} = {c,d}; a[3:1]は0になる
```

- バグの元なので、違った幅のバスをつなげてはならない。
- 論理合成時にWarningが出る。